

دانش اگر در ثریا هم باشد مردمانی از سرزمین پارس بر آن دست خواهند یافت.

پیامبر اعظم (ص)

شرح جامع و نمونه سوالات

دروس مشترک (مدار منطقی)

«مهندسی کامپیوتر»

مولف: الهام تقی‌زاده

انتشارات ارشد

پیشگفتار ناشر

خداوند بزرگ را شاکریم که فرصتی عنایت فرمود تا بتوانیم قدمی در جهت گسترش علم و فرهنگ کشور عزیزمان برداریم و مسیری هموار را در اختیار مخاطبان و داوطلبان علاقمند به ادامه تحصیل قرار دهیم. از آنجائی که درحوزه کتاب‌های درسی و کمک درسی کارشناسی ارشد کتاب‌های زیادی به رشته تحریر در آمده است با این حال وجود یک مجموعه جامع، دقیق، کامل و دارای رفرنس(منابع) مستند احساس می‌شود.

همیشه دغدغه داشتیم که ای کاش می‌شد تمامی منابع پراکنده و گاهاً دست نایافتنی کنکور در یک مجموعه به گونه‌ای جذاب و شیوا آماده می‌شد و همچنین سوالات دوره‌های قبل کنکور نیز به گونه‌ای تشریحی پاسخ داده می شدند، که خدشه‌ای بر آنها وارد نشود و خیال داوطلبان عزیز آنقدر آسوده باشد که اطلاعات مندرج در پاسخنامه‌ها را برای بهره‌گیری در آزمون خود بکار گیرند. این کار با یاری خداوند بزرگ و همکاری نخبه‌ترین دانشجویان و اساتید کشور در انتشارات ارشد هماهنگ گردید و در تمامی مقاطع تحصیلی از کاردانی به کارشناسی، کارشناسی ارشد و دکتری در حوزهٔ آزمون‌های سراسری – آزاد و پیام نور بسته‌های آموزشی شامل کتاب‌های بانک سوالات و کتاب‌های شرح جامع درس آماده گردید. در تهیه مجموعه‌های فوق‌الذکر از فارغ‌التحصیلان کارشناسی ارشد و دکتری که حائز رتبه‌های تک رقمی کنکور می‌باشند، استفاده کرده‌ایم، تا شما عزیزان بتوانید در راستای افزایش توان علمی خود در جهت نیل به مقصود خویش نایل آیید. بدون تردید می‌توان گفت که برای اولین بار در نظام آموزشی کشور مجموعه‌ای به این سبک عرضه می‌شود که در کیفیت و کمیت بی‌نظیر بوده و تمامی نیازهای دانشجویان و داوطلبان عزیز را پوشش می‌دهد. امید است که استفاده از این مجموعه عزیزان را در جهت موفقیت در آزمون یاری رسانده باشد. در پایان لازم به ذکر است که بی نقصی محض از آن خداوند متعال می‌باشد، بنا براین از تمامی خوانندگان و داوطلبان عزیز خواهشمندیم نظرات سازنده خود را در مورد این کتاب به سایت انتشارات ارشد اعلام نمایند تا ما را در جهت هر چه بهتر آماده کردن این محصولات یاری رسانند.

با تشکر

ناشـــــر

www.arshadbook. ir

پیشگفتار مولف

کتابی که پیش روی شماست، مرجعی برای درس «مدار منطقی» کنکورهای مختلف کارشناسی ارشد است. برای نوشتن این کتاب، مراجع معتبر مربوط به این درس را مطالعه نموده و آن را براساس کتب «مدار منطقی» نوشتهٔ « نلسون» و کتاب «طراحی مدارات دیجیتال» نوشتهٔ «موریس مانو» تنظیم کرده‌ام.

امیدوارم کتاب حاضر قابل استفادهٔ تمام داوطلبان کنکورهای کارشناسی ارشد باشد. در پایان از پدر و مادر عزیزم که همواره همراه و مشوق من بوده‌اند تشکر می‌کنم و از همهٔ کسانی که در تألیف این کتاب به من یاری رساندند، مراتب تشکر و قدردانی خود را ابراز می‌دارم.

خواهشمندم اشکالات، انتقادات و پیشنهادات خود را از طرق پست الکترونیکی e-taghizade@yahoo.com به بنده منتقل کنید.

با سپاس

الهام تقی‌زاده

فهرست مطالب

عنوان **صفحه**

فصل اول: سیستم‌های دودویی، جبر بول و گیت‌های منطقی

مقدمه ۱۱

۱-۲- تبدیل مبنای اعداد ۱۲

۱-۳- متمم ۱۳

۱-۴- عملیات حسابی ۱۴

۱-۵- اعداد دودویی علامت دار ۱۴

۱-۶- کدهای دودویی ۱۴

حساب دهدهی ۱۵

۱-۷- خواص کدها ۱۷

۱-۸- جبر بول ۱۷

۱-۹- گیت‌ها و اعمال منطقی ۱۹

تست‌های آخر فصل ۲۱

پاسخ تست‌های آخر فصل ۲۵

فصل دوم: حداقل سازی در سطح گیت

۲-۱- مقدمه ۳۳

۲-۲- جدول کارنو ۳۶

۲-۳- ساده سازی با ضرب حاصل جمع‌ها ۳۷

۲-۴- حالات بی اهمیت ۳۷

۲-۴- پیاده سازی توابع ۳۸

۲-۶- منطق سیم بندی ۳۹

۲-۷- تابع XOR ۳۹

۲-۸- تابع XNOR ۴۰

۲-۸- هزارد ۴۰

حداقل سازی با استفاده از روش کوئین مک کلاسی ۴۳

تست‌های آخر فصل ۴۵

پاسخ تست‌های آخر فصل ۵۰

فصل سوم: مدارات ترکیبی

۳-۱ مقدمه ۶۵

۳-۲ جمع‌کننده‌ها و تفریق‌گرها ۶۵

جمع‌کننده با پیش‌بینی رقم نقلی ۶۷

جمع‌کننده‌ی دهدهی (BCD) ۶۹

عنوان ..... صفحه
ضرب‌کنندهٔ دودویی ۷۰
مقایسه‌گرها ۷۱
دیکدرها ۷۲
ساخت دیکدرهای بزرگ‌تر با استفاده از چند دیکدر کوچک‌تر ۷۴
انکدرها ۷۵
انکدر اولویت ۷۵
مولتی پلکسرها ۷۶
دی‌مولتی‌پلکسرها ۷۸
تست‌های آخر فصل ۷۹
پاسخ تست‌های آخر فصل ۸۷

فصل چهارم: مدارات ترتیبی همگام

۴-۱ مقدمه ۹۹
۴-۲ لچ ها ۹۹
۴-۳ فلیپ- فلاپها ۱۰۱
۴-۴ آنالیز مدارات ترتیبی همگام ۱۰۲
۴-۵ کاهش حالات ۱۰۵
۴-۶ طراحی مدارات ترتیبی همزمان ۱۰۸
۴-۷ ورودیهای غیرهمگام ۱۱۳
تست‌های آخر فصل ۱۱۶
پاسخ تست‌های آخر فصل ۱۲۶

فصل پنجم: شمارنده‌ها و ثبات‌ها

مقدمه ۱۴۷
۵-۱ یک ثبات ساده ۱۴۷
۵-۲ شیفت رجیستر ۱۴۸
۵-۳ طراحی یک شیفت رجیستر کامل ۱۵۰
۵-۴ شمارندهٔ موج‌گونه ۱۵۱
۵-۵ شمارنده‌های همگام ۱۵۴
۵-۶ شمارنده با حالت‌های به کار نرفته (UNUSED) ۱۵۵
۵-۷ شمارندهٔ حلقه‌ای و شمارندهٔ جانسون ۱۵۷
۵-۸- تأخیر انتشار ۱۵۷
تست‌های آخر فصل ۱۶۰
پاسخ تست‌های آخر فصل ۱۶۷

عنوان صفحه

فصل ششم: حافظه‌ها و منطق برنامه‌پذیر

۶-۱ مقدمه ۱۷۷
۶-۲ حافظه با دسترسی تصادفی (**RAM**) ۱۷۷
۶-۳ رمزگشایی حافظه ۱۷۸
۶-۴ حافظهٔ فقط خواندنی (**ROM**) ۱۸۰
۶-۵ آرایهٔ منطقی برنامه‌پذیر (**PLA**) ۱۸۳
۶-۶ آرایهٔ برنامه‌پذیر منطقی (**PAL**) ۱۸۳
تست‌های آخر فصل ۱۸۵
پاسخ تست‌های آخر فصل ۱۸۷

فصل هفتم: مدارات ترتیبی غیرهمگام

۷-۱- مقدمه ۱۹۳
۷-۲- مدارات پالس – مد ۱۹۳
۷-۳- مدارهای تزتیبی غیر همگام مد اساسی ۱۹۷
۷-۴- سبقت‌ها ، چرخه‌ها و هزاردها ۲۰۱
تست‌های آخر فصل ۲۰۵
پاسخ تست‌های آخر فصل ۲۰۶
سوالات مدار منطقی سراسری سال ۱۳۷۷ ۲۰۹
پاسخنامه مدار منطقی سراسری سال ۱۳۷۷ ۲۱۲
سوالات مدار منطقی سراسری سال ۱۳۷۸ ۲۱۶
پاسخنامه مدار منطقی سراسری سال ۱۳۷۸ ۲۱۹
سوالات مدار منطقی سراسری سال ۱۳۷۹ ۲۲۳
پاسخنامه مدار منطقی سراسری سال ۱۳۷۹ ۲۲۶
سوالات مدار منطقی سراسری سال ۱۳۸۰ ۲۲۹
پاسخنامه مدار منطقی سراسری سال ۱۳۸۰ ۲۳۲
سوالات مدار منطقی سراسری سال ۱۳۸۱ ۲۳۵
پاسخنامه مدار منطقی سراسری سال ۱۳۸۱ ۲۳۷
سوالات مدار منطقی سراسری سال ۱۳۸۲ ۲۴۰
پاسخنامه مدار منطقی سراسری سال ۱۳۸۲ ۲۴۲
سوالات مدار منطقی سراسری سال ۱۳۸۳ ۲۴۵
پاسخنامه مدار منطقی سراسری سال ۱۳۸۳ ۲۴۷
سوالات مدار منطقی سراسری سال ۱۳۸۴ ۲۵۰
پاسخنامه مدار منطقی سراسری سال ۱۳۸۴ ۲۵۲
سوالات مدار منطقی سراسری سال ۱۳۸۵ ۲۵۵
پاسخنامه مدار منطقی سراسری سال ۱۳۸۵ ۲۵۷
سوالات مدار منطقی سراسری سال ۱۳۸۶ ۲۶۰

عنوان..... صفحه

پاسخنامه مدار منطقی سراسری سال ۱۳۸۶..... ۲۶۲
سوالات مدار منطقی سراسری سال ۱۳۸۷..... ۲۶۶
پاسخنامه مدار منطقی سراسری سال ۱۳۸۷..... ۲۶۸
سوالات مدار منطقی سراسری سال ۱۳۸۸..... ۲۷۲
پاسخنامه مدار منطقی سراسری سال ۱۳۸۸..... ۲۷۵
سوالات مدار منطقی آزاد سال ۱۳۸۰..... ۲۸۱
پاسخنامه مدار منطقی آزاد سال ۱۳۸۰..... ۲۸۴
سوالات مدار منطقی آزاد سال ۱۳۸۱..... ۲۸۷
پاسخنامه مدار منطقی آزاد سال ۱۳۸۱..... ۲۸۹
سوالات مدار منطقی آزاد سال ۱۳۸۲..... ۲۹۱
پاسخنامه مدار منطقی آزاد سال ۱۳۸۲..... ۲۹۲
سوالات مدار منطقی آزاد سال ۱۳۸۳..... ۲۹۳
پاسخنامه مدار منطقی آزاد سال ۱۳۸۳..... ۲۹۶
سوالات مدار منطقی آزاد سال ۱۳۸۴..... ۲۹۹
پاسخنامه مدار منطقی آزاد سال ۱۳۸۴..... ۳۰۰
سوالات مدار منطقی آزاد سال ۱۳۸۵..... ۳۰۲
پاسخنامه مدار منطقی آزاد سال ۱۳۸۵..... ۳۰۴
سوالات مدار منطقی آزاد سال ۱۳۸۶..... ۳۰۷
پاسخنامه مدار منطقی آزاد سال ۱۳۸۶..... ۳۰۹
سوالات مدار منطقی آزاد سال ۱۳۸۷..... ۳۱۱
پاسخنامه مدار منطقی آزاد سال ۱۳۸۷..... ۳۱۳
منابع و مآخذ..... ۳۱۶

فصل اول

سیستم‌های دودویی، جبر بول و گیت‌های منطقی

فصل اول

سیستم‌های دودویی، جبر بول و گیت‌های منطقی

مقدمه

اعداد، زبان مشترک بین انسان و کامپیوتر هستند. از طرفی سیستم عددی قابل درک برای انسان سیستم دهدهی و سیستم عددی مورد استفاده در کامپیوترها سیستم اعداد دودویی می‌باشد. بنابراین برای آشنایی با کامپیوتر و هدایت آن لازم است که با زبان آن آشنایی داشته باشیم.

در این فصل به سیستم‌های اعداد رایج و تبدیل آنها به کد گذاری‌های موسوم در سیستم‌های مختلف می‌پردازیم و پس از آن جبر بول و گیت‌های منطقی را بررسی خواهیم کرد.

۱-۲- تبدیل مبنای اعداد

تبدیل یک عدد در مبنای r به مبنای ۱۰ با استفاده از بسط عدد به صورت توان‌های n صورت می‌گیرد.

به مثال زیر توجه کنید:

مثال

معادل دهدهی عدد $(۱۰۱۱۱۰۰۱)_۲$ را بدست آورید:

$$(۱۰۱۱۱۰۰۱)_۲ = ۱\times۲^{۰} + ۰\times۲^{۱} + ۰\times۲^{۲} + ۰\times۲^{۳} + ۰\times۲^{۴} + ۰\times۲^{۵} + ۰\times۲^{۶} + ۱\times۲^{۷} = ۱۶۹$$

مثال

معادل دهدهی $(۶۰۱۴)_۸$ چند است؟

$$(۶۰۱۴)_۸ = ۴\times۸^{۰} + ۱\times۸^{۱} + ۰\times۸^{۲} + ۶\times۸^{۳} = ۳۰۸۸$$

مثال

عدد $(۱۱۰۱۱۰/۱۰۰)_۲$ را به مبنای ۱۰ تبدیل کنید.

$$(۱۱۰۱۱۰/۱۰۱)_۲ = ۱\times۲^{۵} + ۱\times۲^{۴} + ۱\times۲^{۳} + ۱\times۲^{۲} + ۱\times۲^{۱} + ۰\times۲^{۰} + ۱\times۲^{-۱} + ۰\times۲^{-۲} + ۱\times۲^{-۳}$$

$$= ۵۲ + \frac{۱}{۲} + \frac{۱}{۸} + ۵۲ + ۰/۵ + ۰/۱۲۵ = ۵۲/۶۲۵$$

برای تبدیل مبنای دو به هشت از سمت راست آغاز کرده و عدد دودویی را به گروههای سه رقمی تفکیک نموده و معادل دهدهی این سه رقم را محاسبه می‌کنیم، روند تبدیل مبنا در زیر نشان داده شده است:

$$(۰۱۰۱۱۱۱۰۱۱۱۰۱۰)_۲ \rightarrow (۰۱\ ۰۱۱\ ۱۱۰\ ۱۱۱\ ۰۱۰)_۲ = (۱۳۶۷۲)_۸$$

۱ ۳ ۶ ۷ ۲

برای تبدیل مبنا از دودویی به شانزده شانزدهی از سمت راست شروع کرده و عدد را به گروههای ۴ رقمی تفکیک نموده و مانند قبل عمل می‌کنیم.

$$(۰۱۰۱۱۱۱۰۱۱۱۰۱۰)_۲ \rightarrow (۰۱\ \ ۰۱۱۱\ \ ۱۰۱۱\ \ ۱۰۱۰) = (۱۷BA)$$

۱ ۷ B A

حال اگر بخواهیم اعداد مبنای ۸ یا ۱۶ را به مبنای ۲ تبدیل کنیم، عکس فوق عمل می‌کنیم، یعنی هر رقم در مبنای هشت به سه رقم در مبنای دو و هر رقم در مبنای ۱۶ تبدیل به چهار رقم در مبنای ۲ می‌شود.

به مثال زیر توجه کنید:

مثال

عدد $(۴۶۲۵)_۸$ را به مبنای ۲ ببرید.

$$(\underset{۰۱۰۰}{۴}\ \ \underset{۰۱۱۰}{۶}\ \ \underset{۰۰۱۰}{۲}\ \ \underset{۰۱۰۱}{۵}) = (۰۱۰۰۰۱۱۰۰۰۱۰۰۱۰۱)_۲$$

مشاهده می‌شود که اگر رقم تبدیل شده به مبنای ۲ کمتر از ۴ رقم داشت، تا رسیدن به چهار رقم، صفر به سمت چپ اضافه شده است.

۱-۳- متمم

برای هر عدد در مبنای r دو نوع "r" و "r-1" وجود دارد.

متمم "r-1" (متمم در مبنای کاهش یافته)

متمم "r-۱" عددی مثل N به صورت $M = (r^n - ۱)$ تعریف می‌شود، که در آن n تعداد رقم‌های عدد N است.

📖 **نکته ۱:** برای بدست آوردن متمم "r-1" عدد کافی است هر یک از ارقام را از "r-1" کم کنیم.

📖 **نکته ۲:** برای محاسبهٔ متمم "۱" عددی در مبنای "۲" کافی است تمام "۰"ها را به "۱" و همهٔ "۱"ها را به صفر تبدیل کنیم.

متمم r (متمم مبنا)

متمم مبنای عددی مانند N در مبنای r به صورت زیر تعریف می‌شود:

$$\begin{cases} r^n - N & N \neq ۰ \\ ۰ & N = ۰ \end{cases}$$

بنابراین متمم مبنای یک عدد برابر است با متمم "r-۱" عدد به علاوه "یک"

📖 **نکته ۴:** متمم متمم یک عدد برابر با خود عدد است.

۱-۴- عملیات حسابی

• جمع

جمع دودویی، کاملاً مشابه جمع دهدهی انجام می‌شود و تنها تفاوت آن با جمع دهدهی این است که اعداد همه در مبنای "۲" هستند.

مثال

حاصل جمع دو عدد $(۱۰۱۱۱۰۱۰)_۲$ **و** $(۱۰۰۱۱۰۰)_۲$ **را بدست آورید؟**

۱۰۱۱۱۰۱۰

۱۰۰۱۱۰۰

۱۰۰۰۰۰۱۱۰

• تفریق

تفریق را نیز می‌توان به صورت دهدهی انجام داد، امّا پیاده‌سازی آن در کامپیوتر کارایی ندارد. برای انجام تفریق در کامپیوتر معمولاً از متمم عدد استفاده می‌شود. برای محاسبه تفریق M-N که هر دو بدون علامت و در مبنای ۲ هستند، به صورت زیر عمل می‌کنیم:

گام ۱- متمم r عدد N را محاسبه کنید.

گام ۲- حاصل جمع M با متمم بدست آمده از مرحله قبل را بدست آورید.

گام ۳- اگر $M \geq N$ باشد، یک رقم فعلی تولید می‌شود، از رقم فعلی تولید شده چشم پوشی کنید. عدد بدست آمده حاصل تفریق است.

گام ۴- اگر $M\langle N$ باشد، عمل جمع رقم نقلی ایجاد نمی‌کند. متمم "r" عدد حاصل را محاسبه کنید. عدد بدست آمده $x \ll -۱ \gg$ حاصل تفریق است.

مثال

با استفاده از متمم "۱۰" حاصل تفریق ۶۵۷۳۱-۲۴۴۶ **را حساب کنید.**

متمم "۱۰" عدد ۲۴۴۶ = ۹۷۵۵۴

۶۵۷۳۱

۹۷۵۵۴

۶۳۲۸۵ [۱] → **رقم نقلی پاسخ**

۶۳۲۸۵

مثال

با استفاده از متمم "۱۰"، حاصل تفریق ۸۵۲۴۶—۱۲۴۳۰ **را بدست آورید.**

متمم "۱۰" عدد ۸۵۲۴۶ = ۱۴۷۵۴

۱۲۴۳۰

۱۴۷۵۴

۲۷۱۸۴ [ ] → رقم نقلی ندارد

۷۲۸۱۶ → متمم "۱۰" عدد حاصل

-۷۲۸۱۶ → پاسخ

۱-۵- اعداد دودویی علامت دار

در کامپیوتر برای نمایش علامت اعداد از یک بیت به نام "بیت علامت" استفاده می‌شود. اگر مقدار بیت علامت "صفر" باشد عدد مثبت و اگر "یک" باشد عدد منفی است. بیت علامت معمولاً سمت چپ ترین بیت عدد است. بنابراین اگر از ۸ بیت برای نگهداری عدد استفاده کنیم، ۷ بیت آن مربوط به عدد و یک بیت، علامت می‌باشد.

در کامپیوتر برای نگهداری اعداد منفی از متمم عدد و به طور معمول از متمم مبنا (متمم ۲) استفاده می‌شود. مثلاً برای نگهداری عدد "۲۱-" عدد $(۰۰۱۱۱۰)_۲$ که بیان گر عدد ۲۱ است، متمم ۲ شده و به صورت $(۱۱۱۰۱۱۰)_۲$ ذخیره می‌شود، که به این ترتیب بیت علامت هم یک شده است.

- جمع دو عدد علامت دار

جمع دو عدد علامت دار که در آن اعداد منفی به صورت متمم "۲" نشان داده می‌شوند، از جمع دو عدد که شامل بیت علامت نیز هست، بدست می‌آید. از رقم نقلی حاصل از بیت علامت هم چشم پوشی می‌کنیم. اگر تعداد بیت مورد استفاده برای نمایش عدد کافی باشد، جواب حاصل، جواب درست و مورد نظر ما خواهد بود.

- تفریق دو عدد علامت دار

برای محاسبه حاصل تفریق M-N کافی است، متمم "۲" عدد N را با عدد M جمع کنیم. از بیت نقلی چشم پوشی کرده و عدد بدست آمده، حاصل تفریق مورد نظر است. اگر حاصل منفی باشد بیت علامت "۱" بوده و جواب به صورت متمم "۲" خواهد بود و اگر مثبت باشد، بیت علامت "۰" شده و جواب حاصله، همان جواب تفریق است.

۱-۶- کدهای دودویی

برای نمایش ۲^n کد مجزا، حداقل n بیت مورد نیاز است، اما حداکثر تعداد بیت برای تعریف کد وجود ندارد. در ادامه به معرفی بعضی از کدهای رایج در سیستم‌های کامپیوتری می‌پردازیم.

- کد BCD

از این کد برای نمایش دودویی ارقام دهدهی استفاده می‌شود. به این منظور، برای نمایش هر رقم دهدهی به ۴ بیت نیاز داریم.

به عنوان مثال نمایش BCD عدد $(۳۹۵)_{۱۰}$ به صورت $(۰۰۱۱۱۰۰۱۰۱۰۱)_{BCD}$ می‌باشد. بنابراین به ازای هر رقم دهدهی، ۴ بیت برای کد BCD تشخیص داده می‌شود. یعنی برای نمایش BCD یک عدد دهدهی n رقمی به ۴n رقم نیاز داریم.

- جمع BCD

برای جمع BCD، دو رقم BCD را به صورت دودویی با هم جمع می‌کنیم، اگر حاصل جمع بزرگتر یا مساوی $(۱۰۱۰)_۲$ باشد حاصل را با ۰۱۱۰ جمع می‌کنیم. به این صورت، رقم BCD و رقم نقلی معتبر حاصل می‌شود.

مثال

حاصل جمع دو عدد ۱۸۷ و ۲۴۹ را به صورت BCD بدست آورید.

۱۸۷	۰۰۰۱	۱۰۰۰	۰۱۱۱
۲۴۹	۰۰۱۰	۰۱۰۰	۱۰۰۱
۴۳۶	۰۱۰۰	۱۱۰۱	۱۰۰۰۰
	۰۱۰۰	۰۱۱۰	۰۱۱۰
		۰۰۱۱	۰۱۱۰

حساب دهدهی

برای نمایش علامت دار اعداد BCD می‌توان همانند اعداد دو دویی عمل کرد. معمولاً در اعداد BCD علامت با ۴ بیت نمایش داده می‌شود. برای نمایش اعداد منفی غالباً از متمم "۱۰" استفاده می‌شود. بقیه محاسبات همانند سیستم اعداد دو دویی می‌باشد.

- کد AIKEN

یک نوع کد دهدهی است که در آن وزن دهی به هر بیت با وزن آن در کد BCD متفاوت است. در این نوع کد، از سمت چپ اولین بیت ارزش "2" و دومین بیت ارزش ۴، بیت سوم ارزش ۲ و آخرین بیت ارزش "1" را دارد. به عنوان مثال نمایش کد "2421" رقم "7" به صورت "1101" است.

$$۱\times۲+۱\times۴+۰۲+۱\times۱=۷$$

به این ترتیب بعضی از ارقام دو شکل نمایش دارند. مثلاً عدد "6" را به صورت "1100" و "0110" می‌توان نمایش داد.

- کد افزونی ۳:

این کد نیز نوعی کد دهدهی است که در آن هر رقم به صورت افزون ۳ نمایش داده می‌شود.

مثلاً "۰۰۱۱" در این کد معادل رقم "۰"، "۰۱۰۰"، معادل "۱"، "۰۱۰۱" معادل ۲ و ... است.

- کد گری:

یک نوع کد دودویی است. در این کد از یک رقم به رقم متوالی آن، تنها "1" بیت تغییر می‌کند. مثلاً با تغییر ۷ به ۸، کدگری از "۰۱۰۰" به "۱۱۰۰" می‌رود. که در این تغییر، فقط بیت دوم از راست تغییر کرده است.

محاسبه کدگری n بیتی به صورت زیر انجام می‌شود:

تبدیل کد باینری به کدگری:

$$\text{کد باینری}\,(B_nB_{n-۱}...B_i...B_۱B_۰)\rightarrow(G_nG_{n-۱}...G_i...G_۱G_۰)$$

کدگری

$$G_n=B_n$$

$$G_i=B_i\oplus B_{i+۱}$$

تبدیل کدگری به کد باینری:

$$B_n=G_n$$

$$B_i=G_i\oplus G_{i+۱}\oplus G_{i+۲}\oplus...\oplus G_n$$

- کد تشخیص خطا (parity):

مشابه کد دودویی است فقط یک بیت علاوه بر بیت‌های عدد و علامت دارد، که برای تشخیص خطا به کار می‌رود. این بیت اضافه را بیت توازن می‌نامند. بیت توازن می‌تواند، بیانگر توازن زوج یا فرد باشد. در توازن زوج، تعداد بیت‌های عدد و بیت parity (توازن) باید زوج و در توازن فرد، باید فرد باشد. اگر در طی انتقال بیت ها، یک بیت تغییر کند، این توازن دیگر برقرار نیست، که بیانگر وجود خطاست.

به عنوان مثال:

کد تشخیص خطا با توازن فرد	کد تشخیص خطا با توازن زوج	عدد دودویی
۱۰۱۱۰	۰۰۱۱۰	۰۱۱۰
۰۱۰۰۰	۱۱۰۰۰	۱۰۰۰

نکته: این کد فقط توانایی تشخیص خطا را دارد و در صورت وجود خطا قادر به تصحیح آن نیست.

- کدهای m از n

این کدها، کدهایی هستند که بیشتر برای کاربردهای تشخیص یا تصحیح خطا به کار می‌روند. در این کدها حداقل فاصله بین دو عدد متوالی کد، قدرت تصحیح و یا تشخیص کد را تعیین می‌کند.

نکته: اگر "d" حداقل فاصله بین دو عدد متوالی در کد، a تعداد خطاهای قابل تشخیص و b تعداد خطاهای قابل تصحیح باشد. $d = a + 2b + 1$

کدهای m از n کدهای دهدهی هستند که شامل n بیت می‌باشند و برای هر رقم m بیت از آنها می‌تواند "۱" باشد.
یک نمونه از کدهای m از n در جدول زیر آورده شده است:

نکته: کدهای m از n دارای حداقل فاصلهٔ ۲ هستند.

۲ از ۵	کد BCD
۰۰۰۱۱	۰۰۰۰
۱۱۰۰۰	۰۰۰۱
۱۰۱۰۰	۰۰۱۰
۱۰۰۱۰	۰۱۰۰
۰۱۰۱۰	۰۱۰۱
۰۰۱۱۰	۰۱۱۰
۱۰۰۰۱	۰۱۱۱
۰۱۰۰۱	۱۰۰۰
۰۰۱۰۱	۱۰۰۱

نکته: در این کدها اگر یک "۰" به "۱" و یک عدد "۱" به "۰" شود، کد قادر به تشخیص خطا نخواهد بود.

- کد همینگ

در کد همینگ اگر c بیت برای تصحیح خطا و k بیت اطلاعات اصلی ما باشد، رابطه زیر برقرار است.

$$2^C \geq C + K + 1$$

طول کد نهایی را $n = c + k$ فرض کنید.

مثال

فرض کنید ۴ بیت داده داریم (d_3, d_2, d_1, d_0) تعداد بیتهای مورد نیاز برای کد همینگ این داده‌ها چند تاست؟

$$2^C \geq C + 4 + 1 \Rightarrow 2^C \geq C + 5 \Rightarrow C = 3$$

در مثال فوق هر بیت توازن استفاده شده برای تصحیح یا تشخیص ۳ بیت از داده‌ها به کار می‌رود: $(d_3, d_2, d_1, c_3), (d_3, d_2, d_0, c_2), (d_3, d_1, d_0, c_1)$ در سه مجموعهٔ بدست آمده هر بیت توازن برای توازن زوج یا فرد گروه در نظر گرفته می‌شود.

حال فرض کنید مقدار بیت .d عوض شود، دو بیت $C_۱,C_۲$ بروز خطا را هشدار می‌دهند اما بیت $C_۳$ همچنان درست است، زیرا تغییر .d هیچ اثری روی $C_۳$ نمی‌گذارد.

در جدول زیر بروز خطا در هر بیت و بیتهای توازن که خطا را نشان می‌دهند، نمایش داده شده است:

بیت دارای خطا	$C_۱$	$C_۲$	$C_۳$
d.	۱	۱	۰
$d_۱$	۱	۰	۱
$d_۲$	۰	۱	۱
$d_۳$	۱	۱	۱
$c_۱$	۱	۰	۰
$c_۲$	۰	۱	۰
$c_۳$	۰	۰	۱

۱-۷- خواص کدها

انعکاسی: یک کد دارای خاصیت انعکاسی است، اگر دو عدد متوالی در کد فقط در یک بیت متفاوت باشند.

📖 **نکته:** کدگری یک کد انعکاسی است.

خود متمم بودن: کدی خود متمم است که برای بدست آوردن متمم ۹ عدد دهدهی معادل از تغییر "۰"ها به "۱" و "۱"ها به "۰" در کد بدست آید.

📖 **نکته:** کدهای AIKEN و افزون ۳ عدد خود متمم هستند.

📖 **نکته:** کد BCD خود متمم نیست.

وزن دار بودن (وزین بودن): کدی وزن دارد که به هر مکان از بیت وزنی تخصیص داده شود و مقدار دهدهی عدد با جمع وزن "۱"های موجود در کد بدست آید.

📖 **نکته:** کدگری و کد افزونی ۳ وزن دار نیستند.

۱-۸- جبر بول

جبر بول روی مجموعه B با دو عملگر ≪+≫ و ≪۰≫ تعریف می‌شود و به شرطی که اصول زیر بر روی آن برقرار باشد:

الف) مجموعه نسبت به عملگر ≪+≫ و ≪۰≫ بسته باشد.

ب) یک عنصر خنثی ≪۰≫ برای ≪+≫ و یک عنصر خنثی ≪۱≫ برای ≪۰≫ وجود داشته باشد.

ج) مجموعه B نسبت به ≪+≫ و ≪۰≫ دارای خاصیت جابجایی باشد.

د) ≪۰≫ نسبت به ≪+≫ و ≪+≫ نسبت به ≪۰≫ توزیع پذیر باشد.

هـ) برای هر عنصر X در مجموعهٔ B عنصری مانند 'X وجود داشته باشد، به طوری که:

$$X\ X'=۰ \qquad X+X'=۱$$

و) حداقل دو عنصر $X,Y \in B$ وجود داشته باشد که $X \neq Y$ باشد.

- **جبر بول دو ارزشی:**

جبر بولی است که در آن $B=\{0,1\}$ تعریف شده باشد.

در مجموعهٔ B عملکردهای $\ll + \gg$ معادل OR و $\ll \cdot \gg$ معادل AND می‌باشد. عملگر متمم نیز برای درستی عبارت (هـ) تعریف می‌شود.

- تابع $F(X_1,...X_n)$ را یک تابع بول می‌نامند، که در آن $(X_1,...,X_n)$ متغیرهای مجموعهٔ B می‌باشند که بر اساس $\ll 0 \gg$ و $\ll 1 \gg$ بودن آنها خروجی تابع F، $\ll 0 \gg$ یا $\ll 1 \gg$ می‌شود.

اگر n متغیر داشته باشیم، حداکثر 2^n ترکیب مختلف از این متغیرها وجود دارد.

نکته: رابطه زیر از روی اصول فوق اثبات می‌شود.

$$a+bc=(a+b)(a+c)$$

تابعی را در نظر بگیرید که دارای دو متغیر X و Y است. در این حالت $2^2=4$ ترکیب مختلف از X و Y و متمم‌های آنها وجود دارد:

$$XY', X'Y \quad XY', XY$$

هر یک از چهار حالت فوق یک مینترم نامیده می‌شود.

$$(X+Y),(X+Y'),(X'+Y),(X,Y)$$

هر یک از چهار حالت فوق را یک ماکسترم نامند.

توابع با جمع چند مینترم و یا ضرب ماکسترم‌ها تعریف می‌شوند.

به عنوان مثال تابع سه متغیرهٔ $F_1 = xyz + x'y'z + xyz'$ را در نظر بگیرید. در این عبارت متمم هر متغیر بیانگر $\ll 0 \gg$ و خود متغیر بیانگر «یک» خواهد بود. یعنی عبارت xyz'، مینترم $(110)_2=6$ را تولید می‌کند. پس

$$F_1 = m_7 + m_1 + m_6$$

حال تابع $f_2=(x+y+z)(x+y'+z)(x'+y'+z)$ را در نظر بگیرید در این تابع خود متغیر بیانگر $\ll 0 \gg$ و متمم آن بیانگر $\ll 1 \gg$ است. یعنی عبارت $(x+y'+z)$، ماکسترم $(010)_2=2$ را تولید می‌کند. به این ترتیب $F_2 = M_0.M_2.M_6$. هر تابع را می‌توان به صورت جمع مینترم‌ها نوشت.

مثال

تابع $F_1 = XY + YZ$ را به صورت حاصلضرب مینترم‌ها بنویسید:

$$F_1 = xy(z+z') + (x+x')yz$$
$$= xyz + xyz' + xyz + x'yz$$
$$\Rightarrow F_1 = xyz + xyz' + x'yz = \sum m(3,6,7)$$

هر تابع را می‌توان به صورت ضرب ماکسترم‌ها نوشت.

مثال

تابع $F_1 = xy + y'z$ را به صورت حاصل ضرب ماکسترم‌ها بنویسید.

$$F_1 = (XY + Y')(XY + Z)$$
$$= (X + Y')(Y + Y')(X + Z)(Y + Z)$$
$$= (X + Y' + Z)(X + Y + Z')(X + Z + Y)(X + Z + Y)(X + Z + Y)(Y + Z + X')$$
$$\Rightarrow F_1 = (X + Y' + Z)(X + Y + Z')(X + Z + Y)(X + Y' + Z)(X + Y + Z)(X' + Y + Z)$$
$$= \prod M(0,1,2,4)$$

- تبدیل دو فرم متعارف مجموع مینترم‌ها و حاصل ضرب ماکسترم‌ها به یکدیگر برای تبدیل این دو فرم به یکدیگر کافی است به صورت زیر عمل می‌کنیم:

- با توجه به تعاریف گفته شده:

$$m'_i = M_i$$

بنابراین شماره ترم هایی که در مجموع مینترم‌ها وجود دارد، در حاصل ضرب ماکسترم‌ها وجود ندارد وبالعکس، به عنوان مثال تابع $f(x, y, z) = \sum m(1,3,6) = \Pi M(0,2,4,5,7)$

توابع را با داشتن جمع مینترم و یا حاصل ضرب ماکسترم‌ها می‌توان پیاده سازی کرد. ≪۰≫ معادل AND و ≪+≫ معادل OR در منطق گیت‌ها هستند.

اما پیاده سازی به این روش به تعدد زیادی گیت نیاز داریم که باعث بزرگ شدن مدار و هزینهٔ زیاد پیاده سازی خواهد شد. پس بهتر است که توابع را ساده کرد.

در این بخش ابتدا گیت‌های مختلف را معرفی نموده و در فصل بعد به ساده سازی توابع می‌پردازیم.

۱-۹- گیت‌ها و اعمال منطقی

گیت AND:

خروجی گیت And زمانی ≪۱≫ است که همهٔ ورودی‌ها ≪۱≫ باشند و در غیر این صورت خروجی ≪۰≫ است.

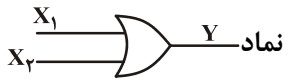
$$y = x_1 x_2$$



گیت OR:

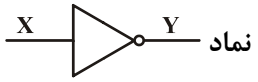
خروجی گیت OR زمانی ≪۰≫ است که همهٔ ورودی‌ها ≪۰≫ باشند و در غیر این صورت خروجی ≪1≫ است.

$$Y = X_1 + X_2$$



گیت NOT:

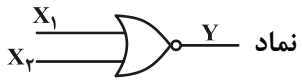
ورودی را متمم می‌کند. $Y = X'$



گیت NAND:

خروجی زمانی $\ll 0 \gg$ است که همهٔ ورودی‌ها $\ll 1 \gg$ باشد و در غیر این صورت خروجی $\ll 1 \gg$ می‌شود. (خروجی آن متمم خروجی گیت AND است.)

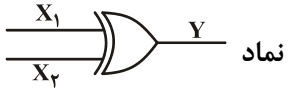
$$Y = (X_1 X_2)' = X_1' + X_2'$$



گیت XOR:

خروجی زمانی $\ll 1 \gg$ است که تعداد فردی از ورودی‌ها $\ll 1 \gg$ باشند و غیر این صورت خروجی $\ll 0 \gg$ می‌شود.

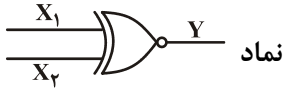
$$Y = X_1 \oplus X_2 = X_1' X_2 + X_1 X_2'$$



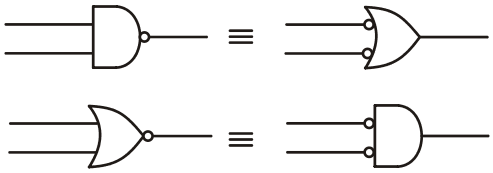
گیت XNOR:

خروجی زمانی $\ll 1 \gg$ است که تعداد زوجی از ورودی‌ها $\ll 1 \gg$ باشد و در غیر این صورت خروجی $\ll 0 \gg$ می‌شود.

$$Y = (X_1 \oplus X_2)' = X_1' X_2' + X_1 X_2$$



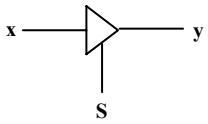
معادل گیت‌های NAND و NOR به صورت زیر می‌باشد:



نکته: برای هر گیت یک بازهٔ تغییر ولتاژ وجود دارد. مثلاً فرض کنید ولتاژ صفر بیانگر منطق $\ll ۰ \gg$ و ولتاژ $\ll ۵V \gg$ بیانگر منطق $\ll 1 \gg$ است. یک گیت بر اساس ساختارش از یک مقدار $۰ < \alpha < ۵$ تا ۵ را منطق $\ll ۱ \gg$ و از یک مقدار $۰ < \beta < \alpha$ تا $\ll ۰V \gg$ را منطق $\ll ۰ \gg$ ترجمه می‌کند.

بافر ۳ حالته:

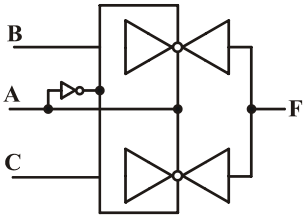
این المان منطقی، دارای دو ورودی و یک خروجی است که یک از ورودی‌ها، ورودی انتخاب است. در این المان زمانی که $S = ۱$ باشد، ورودی به خروجی منتقل می‌شود در غیر این صورت خروجی به حالت امپرانس بالا وارد می‌شود

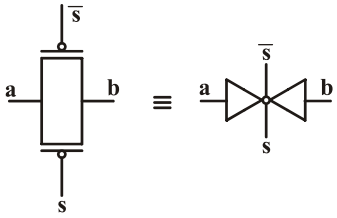


$$y = xs$$

تست‌های آخر فصل

۱- کدام یک از گزینه‌های زیر معرف مدار مقابل می‌باشد؟ (سراسری ۸۴)





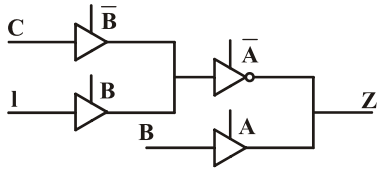
۱) $f = AB + \bar{A}C$

۲) $f = A + BC$

۳) $f = \bar{A}B + AC$

۴) $f = \bar{A} + B + C$

۲- کدام گزینه تابع خروجی مدار شکل مقابل را نمایش می‌دهد؟ (سراسری ۸۵)



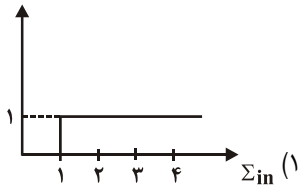
۱) $z = 1$

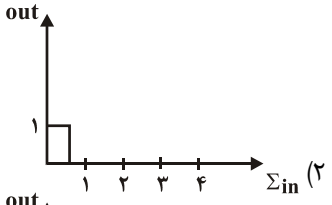
۲) $z = A + \bar{B}\bar{C}$

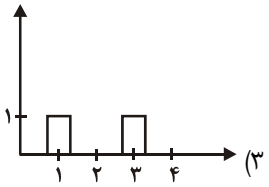
۳) $z = \bar{A}B + BC$

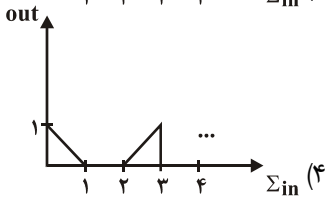
۴) $z = A\bar{B} + B\bar{C}$

۳- کدامیک از اشکال زیر یک XOR را مشخص می‌سازد؟ ($\sum$in جمع ورودی‌ها را نشان می‌دهد و out خروجی مدار است.) (آزاد ۸۰)

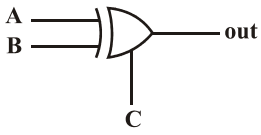
۱)


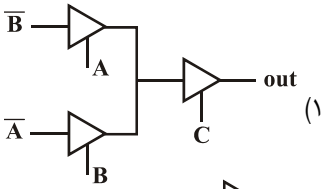
۲)


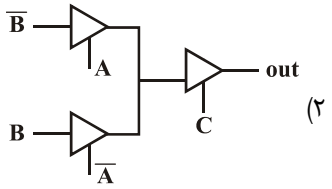
۳)


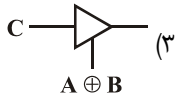
۴)


۴- کدام عملکرد مدار منطقی با قابلیت حالت سوم نشان داده شده در زیر را پیاده‌سازی می‌نماید؟ (آزاد ۸۰)



۱)


۲)


۳)


۴) این دروازهٔ منطقی را نمی‌توان با بافرهای سه حالته پیاده‌سازی نمود.

۵- حداقل چند دروازهٔ منطقی NOR دو ورودی ECL لازم است تا دروازه منطقی XOR دو ورودی پیاده‌سازی شود؟ (آزاد ۸۰)

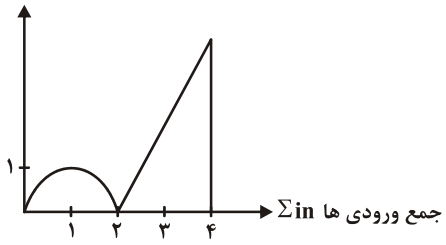
۱) ۴ ۲) ۳ ۳) ۵ ۴) ۶

۶- اگر به جای مدارهای منطقی با مجموعه {۱و۰} از مدار چند منطق با مجموعه {۲و۱و۰} استفاده کنیم، جدول صحت متعلق بـه چه مدار منطقی است؟ (آزاد ۸۱)

A	B	out
۰	۰	۰
۰	۱	۰
۰	۲	۰
۱	۱	۱
۱	۲	۱
۲	۲	۲

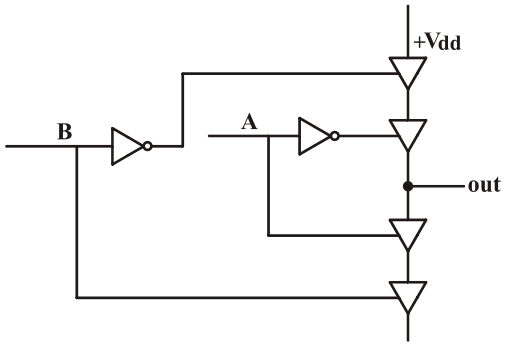
۱) OR
۲) XOR
۳) AND
۴) NOR

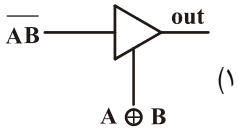
۷- شکل زیر چه مدار منطقی را نشان می‌دهد؟ (آزاد ۸۱)

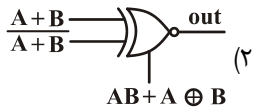


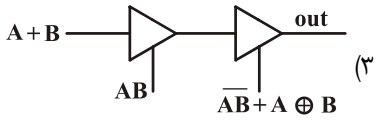
۱) XOR
۲) NOR
۳) NAND
۴) OR

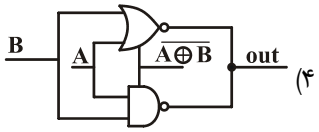
۸- خروجی out برابر چیست؟ (آزاد ۸۱)



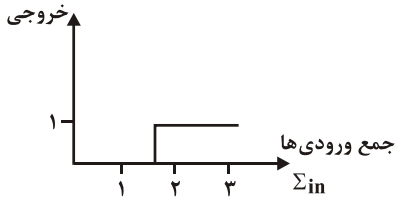
۱)


۲)


۳)


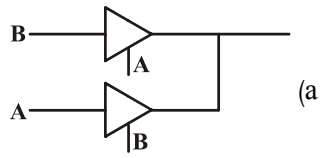
۴)


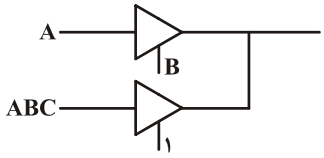
۹- نمودار مقابل متعلق به چه مدارمنطقی می‌باشد (آزاد ۸۲)

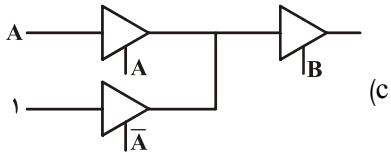


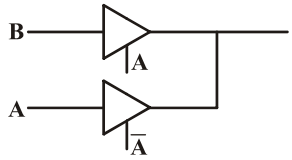
۱) ABC
۲) AB + AC + BC
۳) A + B + C B A c HA
۴) $\overline{A+B+C}$

۱۰- کدام یک از مدارات مقابل یک مدار منطقی کامل می‌باشد؟ (آزاد ۸۲)

a)


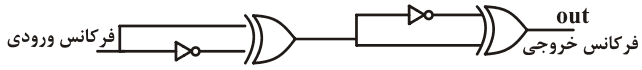
b)


c)


d)


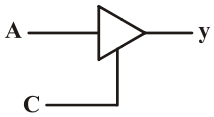
1) a 2) b 3) c 4) d

۱۱- فرکانس خروجی (out) نسبت به فرکانس ورودی چه حالتی دارد؟ (آزاد ۸۲)



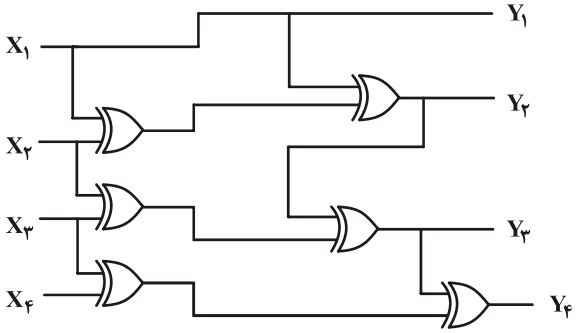
۱) چهار برابر است
۲) یک دوم است
۳) دوبرابر است
۴) یک چهارم است

۱۲- شکل نمادی گرافیکی از یک گیت میانگیر سه حالته را داده است؟ در چه حالتی خروجی y برابر با A می‌شود؟ (آزاد ۸۳)



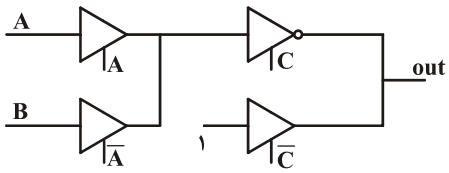
۱) $C = A$ ۲) $C = 0$ ۳) $C = \infty$ ۴) $C = 1$

۱۳- اگر $X_4X_3X_2X_1$ در کد BCD باشند، $Y_4Y_3Y_2Y_1$ در چه کدی است؟ (آزاد ۸۳)



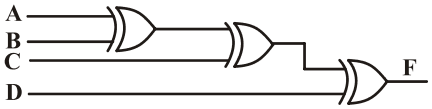
۱) Gray
۲) EX-۳
۳) ۲۴۲۱
۴) BCD

۱۴- مدار زیر چه تابعی را پیاده می‌کند؟ (آزاد ۸۵)



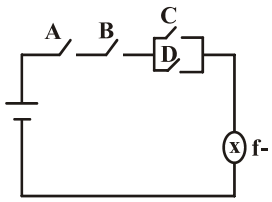
۱) $(\overline{A}+\overline{B})\overline{C}$
۲) $\overline{AB}+\overline{C}$
۳) $\overline{\overline{AB}+\overline{C}}$
۴) $(\overline{A}-\overline{B})\overline{C}$

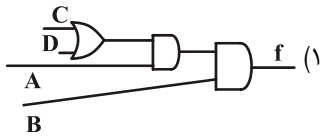
۱۵- مدار روبه رو چه عملی انجام می‌دهد؟ (آزاد ۸۶)

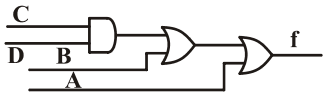


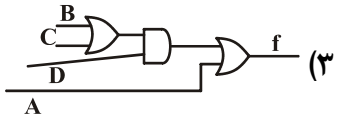
۱) تولید کننده پریتی فرد برای۴ بیت می‌باشد.
۲) یک پیش بینی کننده نقلی می‌باشد.
۳) یک مبدل پریتی زوج به پریتی فرد می‌باشد.
۴) تولید کننده پریتی زوج برای ۴ بیت می‌باشد.

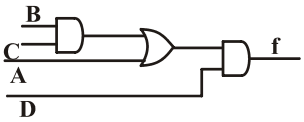
۱۶- کدام گزینه نمو دار منطقی مدار زیر می‌باشد؟ (آزاد ۸۷)



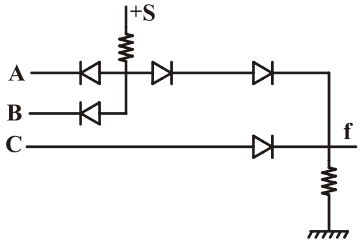
۱)


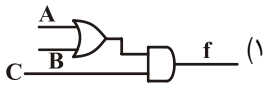
۲)


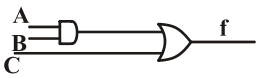
۳)


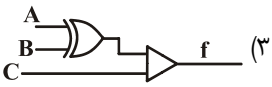
۴)


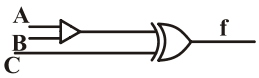
۱۷- کدام گزینه نمودار منطقی مدار زیر می‌باشد؟ (آزاد ۸۷)



۱)


۲)


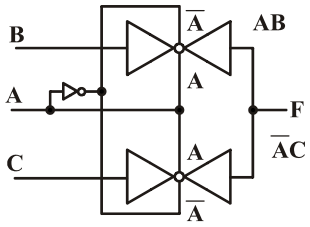
۳)


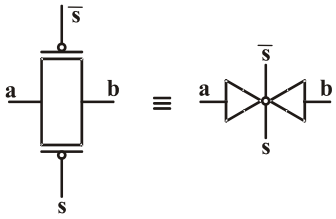
۴)


پاسخ تست‌های آخر فصل

۱- گزینه «۱»

با توجه به صورت سوال:





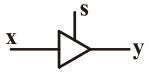
یعنی: b=as

خروجی هر شاخه در شکل نشان داده شده است. بنابراین:

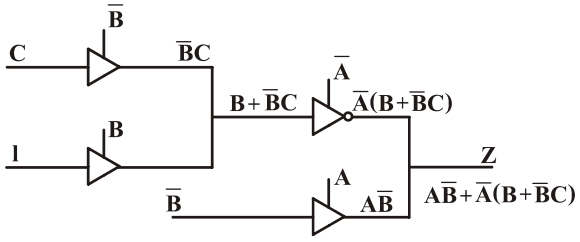
$$F = AB + \overline{A}C$$

۲- گزینه «۲»

خروجی با فرهای سه حالته، در ۳ وضعیت «۰»، «۱» و یا امپدانس بالا قرار می‌گیرد.



اگر s (خط کنترلی) «۱» باشد، خروجی (y) مقدار ورودی (x) را می‌گیرد، اما اگر S، «۰» باشد، خروجی وارد حالت امپدانس بالا می‌شود. در نتیجه خروجی هر بافر سه حالته برای این سوال به شکل زیر است:



$$Z = A\overline{B} + \overline{\overline{A}(B + \overline{B}\overline{C})} = A\overline{B} + A + \overline{B}(B + \overline{C}) = A(\overline{B} + 1) + \overline{B}\overline{C} = A + \overline{B}\overline{C}$$

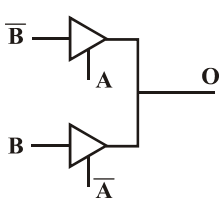
(ر.ک. گیت‌های سه حالته، فصل ۴، بخش ۱۰-۴، صفحهٔ ۱۵۱ و ۱۵۲ مرجع [۱])

۳- گزینه «۳»

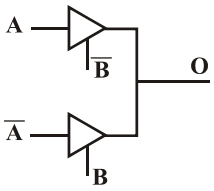
می‌دانیم که خروجی گیت XOR زمانی «۱» می‌شود که تعداد ورودی‌های «۱» آن فرد باشد و در غیراینصورت خروجی آن «۰» خواهد بود. همانطور که در شرح درس گفته شد، یک بازهٔ ولتاژ سیگنال‌های ورودی به عنوان منطق «۱» و یک بازه از ولتاژ منطق «۰» در نظر گرفته می‌شود. با توجه به توضیحات بالا تنها گزینهٔ ۳ می‌تواند پاسخ صحیح این سئوال باشد.

۴- گزینه «۲»

پیاده‌سازی مدار XOR با استفاده از بافرهای سه حالته به صورت زیر است:



$O=A\oplus B$



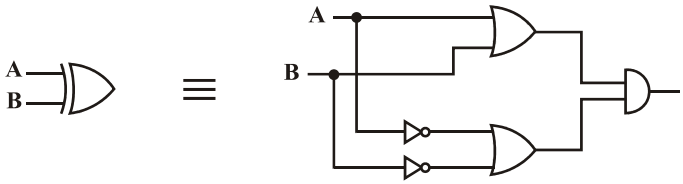
$O=A\oplus B$

برای افزودن خط انتخاب C به مدار XOR کافی است از یک بافر سه حالته بر سر XOR مدار استفاده کنیم که پاسخ صحیح گزینهٔ ۲ خواهد بود.

گزینهٔ ۱ به این دلیل اشتباه است که اگر مقدارA و B به طور همزمان برابر «۰» باشند و C برابر «۱» باشد، خروجی مدار به حالت امپدانس بالا وارد می‌شود که جواب مطلوب ما نخواهد بود. (در گیت‌های TTL ورودی امپدانس بالا معادل منطق «۱» در نظر گفته می‌شود.)

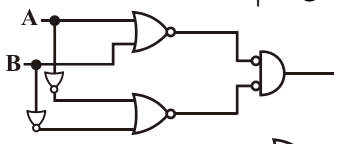
۵- گزینه «۳»

دروازهٔ XOR دو ورودی به صورت زیر پیاده سازی می‌شود.

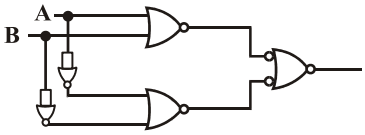


$$A\oplus B = A'B + AB' = (A+B)(A'+B')$$

حال به جای دروازه‌های And، OR و Not در شکل بالا، معادل آنها با گیت را جایگزین می‌کنیم.



که دروازه‌های به شکل  را که عمل Not را انجام می‌دهند، می‌توان به صورت  با یک دروازهٔ NOR دو ورودی پیاده‌سازی نمود. بنابراین:



۶- گزینه «۳»

عملگر مربوطه را با ❊ نمایش می‌دهیم:

از آنجا که $۰ ❊ ۰ = ۰$ ، بنابراین عملگرمربوطه NOR نیست.

از آنجا که $\begin{cases} ۰ ❊ ۱ = ۰ \\ ۰ ❊ ۲ = ۰ \end{cases}$، بنابراین عملگر ❊ OR نیست.

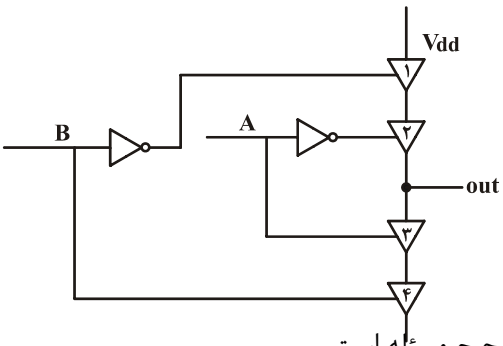
از آنجا که $\begin{cases} ۱ ❊ ۱ = ۰ \\ ۲ ❊ ۲ = ۲ \end{cases}$، بنابراین عملگر ❊ XOR نیست.

بنابراین، عملگر تعریف شده، AND است.

۷- گزینه «۱»

خروجی برای زمانیکه همه ورودی‌ها صفر باشد، صفر است.، بنابراین گیت منطقی مربوط به شکل، یک گیت NAND و یا NOR نیست. و از آن جا که خروجی به ازای زمانیکه مجموع ورودی ها «۲» است، صفر می‌باشد. بنابراین گیت مربوط نمی تواند OR باشد. پس پاسخ صحیح گزینه «۱» است. زیرا خروجی به ازای تعداد ورودی‌های فرد «۱» شده است.

۸- گزینه «۴»



خروجی زمانی «۱» است که بافرهای ۱ و ۲ فعال و بافرهای ۳ و ۴ غیر فعال باشند.

پس : $out = \overline{\overline{B}\overline{A}}$

اگر بافرهای ۱ و ۲ غیر فعال بوده و بافرهای ۳ و ۴ فعال باشند. $out = ۰$است . $(A = B = ۱)$

و اگر فقط یکی از بافرهای ۱ و ۲ و ازسوی دیگر فقط یکی از بافرهای ۳ و ۴ فعال باشند خروجی وارد حالت امپلانس بالا می‌شود.(حالتی که $A \oplus B = ۱$) با این توضیحات فقط گزینه ۴ پاسخ صحیح مسئله است.

۹- گزینه «۳»

ABC زمانی "۱" می‌شود که همه ورودی ها "۱" باشند، در این صورت مجموع ورودیها ۳ می‌شود، بنابراین گزینه ۱ اشتباه است.

AB+AC+BC زمانی "۱" می‌شود که حداقل دوتا از ورودی ها "۱" باشند، در این صورت مجموع ورودی‌ها ۲ می‌شود، بنابراین گزینه ۲ اشتباه است.

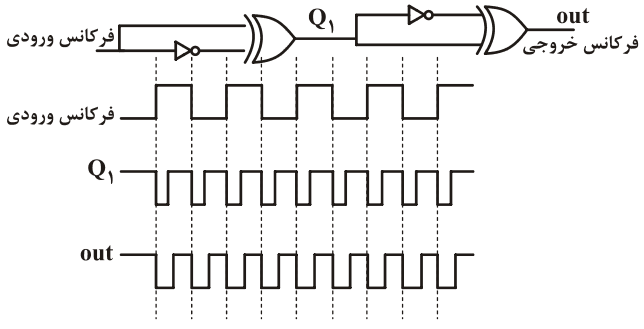
A+B+C زمانی "۱" می‌شود که حداقل یک ورودی "۱" باشد در این صورت مجموع ورودی ها "۱" می‌شود، بنابراین پاسخ گزینه ۳ است.

$\overline{A+B+C}$ زمانی "۱" می‌شود که هر سه ورودی صفر باشد، پس مجموع ورودی ها باید کمتر از ۱/۵ شود، بنابریان گزینه ۴ اشتباه است.

۱۰- گزینه «۲»

هنگامی که خروجی چند بافر سه حالته به یکدیگر متصل می‌شود، مدار زمانی کامل است که همواره خروجی آن مشخص بوده و یا در منطق امپدانس بالا قرار نگیرد. در مدار(d)، از آنجا که پایه انتخاب یک بافر A و پایه انتخاب دیگری $\overline{A}$ است، در هر لحظه فقط یکی از بافر ها فعال شده و ورودی آن در خروجی دیده می‌شود. بنابراین پاسخ صحیح گزینه "۲"است.

۱۱- گزینه «۳»



همانطور که مشاهده می‌شود فرکانس ورودی دو برابر شده است.

در دیاگرام فوق تأخیر گیت‌های Xor، صفر در نظر گرفته شده است.

۱۲- گزینه «۴»

شکل نمایش داده شده یک بافر سه حالته است و می‌دانیم زمانی خروجی برابر با ورودی می‌شود که پایه آنتخاب آن "۱" باشد، بنابراین اگر C=۱ باشد آنگاه خروجی برابر A می‌شود.

۱۳- گزینه «۴»

با توجه به شکل: $Y_1 = X_1$

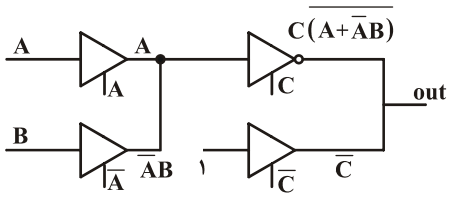
$$Y_2 = Y_1 \oplus (X_1 \oplus X_2) = X_1 \oplus X_1 \oplus X_2 = X_2$$

$$Y_3 = (X_2 \oplus X_3) \oplus Y_2 = (X_2 \oplus X_3) \oplus X_2 = X_3$$

$$Y_4 = (X_3 \oplus X_4) \oplus Y_3 = X_3 \oplus X_4 \oplus X_3 = X_4$$

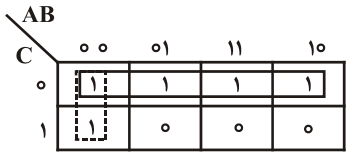
بنابراین خروجی برابر با ورودی است و از آن جا مه ورودی در کد BCD بود، خروجی نیز در کد BCD است.

۱۴- گزینه «۲»



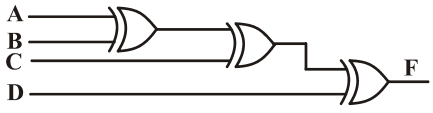
$$out = C\overline{(\overline{A}B + A)} + \overline{C} = C(A + \overline{B})\overline{A} + \overline{C} = \overline{A}\overline{B}C + \overline{C}$$

با ساده سازی تابع out داریم:



$$out = \overline{C} + \overline{A}\overline{B}$$

۱۵- گزینه «۴»



خروجی مدار مقابل $A \oplus B \oplus C \oplus D$ است.

یعنی اگر تعداد "۱"های ورودی زوج باشد خروجی صفر و اگر تعداد "۱" ها فرد باشد خروجی "۱" می‌شود. بنابراین خروجی مدار یک تولید کننده پریتی زوج برای ۴ بیت ورودی است.

۱۶- گزینه «۱»

کلیدهای سری بیانگر And و کلیدهای موازی بیانگر گیتOR هستند. بنابراین: f=AB(C+D)